

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平8-17920

(43) 公開日 平成 8 年 (1996) 1 月 19 日

(51) Int.Cl.⁶

H 0 1 L 21/768

21/28

識別記号

庁内整理番号

F I

技術表示箇所

3 0 1 T

H 0 1 L 21/ 90

D

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平6-148318

(22) 出願日 平成 6 年 (1994) 6 月 29 日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 井口 知之

神奈川県川崎市幸区小向東芝町 1 番地 株

式会社東芝多摩川工場内

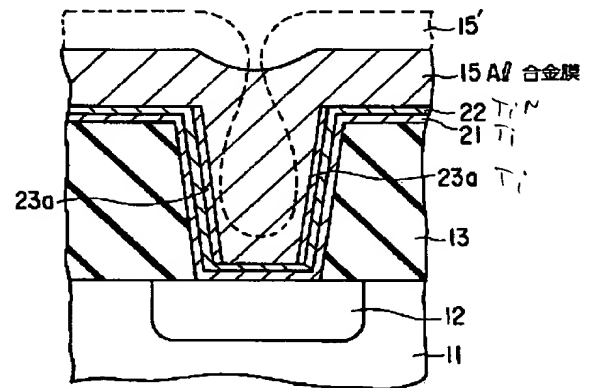
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】電極材金属により確実に埋め込まれたコンタクトホール及び埋め込み配線層を有する半導体装置とその製造方法を提供することである。

【構成】本発明による半導体装置は、半導体基板 11 上の SiO_2 膜 13 に形成されたコンタクトホール 14 と、コンタクトホール 14 の内部及び SiO_2 膜 13 上の全面に形成された Ti 膜 21 及び TiN 膜 22 と、該 TiN 膜 22 上に形成されかつコンタクトホール 14 の側壁部に形成された Ti 膜 23a とを有するバリア金属膜 20 と、コンタクトホール 14 を埋め込む Al 合金膜 15 とからなる。



【特許請求の範囲】

【請求項 1】 半導体基板上の絶縁膜に形成された開口部と、上記開口部を含む上記絶縁膜上に設けられ高融点金属又は高融点金属化合物からなる薄膜と、上記開口部を埋め込む導電層とからなる半導体装置において、少なくとも上記開口部の側壁部分に設けられた上記薄膜の第 1 の最上層膜と、上記絶縁膜上に設けられた上記薄膜の第 2 の最上層膜とは異なることを特徴とする半導体装置。

【請求項 2】 上記開口部は、コンタクトホール又は埋め込み配線層用溝部であることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 上記第 1 の最上層膜と上記導電層との濡れ性は、上記第 2 の最上層膜と上記導電層との濡れ性より高いことを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 上記第 1 の最上層膜は Ti からなると共に上記第 2 の最上層膜は TiN からなると特徴とする請求項 1 記載の半導体装置。

【請求項 5】 上記導電層は、Al、Al 合金、Au、Ag 又は Cu からなると特徴とする請求項 1 記載の半導体装置。

【請求項 6】 半導体基板上の絶縁膜に開口部を形成する工程と、
上記開口部を含む絶縁膜上に第 1 の薄膜金属膜を形成する工程と、
上記第 1 の薄膜金属膜上に第 2 の薄膜金属膜を形成する工程と、
上記第 2 の薄膜金属膜上であると共に上記開口部の少なくとも側壁部分に第 3 の薄膜金属膜を形成する工程と、
上記開口部を含む上記絶縁膜上に導電層を堆積させる工程と、
上記導電層を溶融し上記開口部に埋め込む工程とを具備することを特徴とする半導体装置の製造方法。

【請求項 7】 半導体基板上の絶縁膜に開口部を形成する工程と、
上記開口部を含む絶縁膜上に第 1 の薄膜金属膜を形成する工程と、
上記開口部の底部及び上記絶縁膜上の上記第 1 の薄膜金属膜に不純物イオンを注入して上記開口部の底部及び上記絶縁膜上に上記不純物イオンを含む第 2 の薄膜金属膜を形成する工程と、
上記開口部を含む上記絶縁膜上に導電層を堆積する工程と、
上記導電層を溶融し上記開口部に埋め込む工程とを具備することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の配線技術に係わり、特にコンタクトホールの埋め込み及び埋め込み型配線に関するものである。

【0002】

【従来の技術】 半導体装置における配線の多層化が進み、製造コストのうち配線工程のコストが占める割合は増している。そのため、製造コストの削減を図るには、配線工程のコストを削減することが重要である。

【0003】 半導体装置の水平方向が微細化するのに対し、垂直方向がスケール化されないため、0.5 μm 世代以降、配線層間を結ぶコンタクトホールなどのアスペクト比は 2 以上になっている。このため、コンタクトホールの埋め込みに、バリアメタル層を下地に敷いたブランケット W など複雑の埋め込み工程が必要となる。また、配線間隔が狭くなりギャップを埋め込むために、プラズマ TEOS や SOG を組み合わせるなど層間膜が多層化している。このように、配線 1 層当たりの工程数を増加しており、製造コストの増大に繋がっている。

【0004】 そこで、製造コストの削減を図るため、コンタクトホールの埋め込みに、Al 成膜後に熱処理をすることで埋め込む Al リフローが用いられてきており、また配線を埋め込み型配線としている。埋め込み型配線を形成するには、コンタクトホールの埋め込みと同様に、Al リフロー技術が用いられている。

【0005】 以下、図 7 乃至図 9 を参照して、Al リフローによるコンタクトホールの埋め込みを説明する。

【0006】 半導体基板 101 には拡散層 102 が形成されており、半導体基板 101 上に絶縁膜 103 が形成されている。拡散層 102 が露出するように絶縁膜 103 にコンタクトホール 104 を形成する。主面上にバリアメタル膜 105 を形成させる（図 7）。

【0007】 その後、スパッタリングにより Al を成膜し、熱処理を行いコンタクトホール 104 は Al 膜 106 により埋め込まれる（図 8）。また、別の方法として、図 7 の後、絶縁層 103 上のバリアメタル膜 105 を除去し、バリアメタル膜 105 をコンタクトホール 104 の内部のみとする。その後、図 8 と同様に、コンタクトホール 104 は Al 膜 106 により埋め込まれる（図 9）。

【0008】 ところで、図 10 で示すように、Al 膜 106 をスパッタリングすると、コンタクトホール 104 内部にはほとんど堆積されず、絶縁膜 103 上の平坦部側に堆積される。そのため、図 11 に示すように、熱処理またはスパッタリング時の基板加熱の際に Al 膜 106 が堆積量の多い平坦部側に吸い上げられ、コンタクトホール 104 の内部にボイド 107 が発生することがある。

【0009】 また、バリアメタル膜 105 をコンタクトホール 104 内部のみに形成した場合は、Al 膜 106 a はコンタクトホール 104 内に良好に埋め込まれるが、絶縁膜 103 上に Al 膜 106 b の如く凝集することがある。Al とバリアメタル膜 105 との濡れ性は良く Al はコンタクトホール 104 内部に溶融する反面、

3

Alと絶縁膜との濡れ性は悪く界面が不安定であるため絶縁膜103上にAl膜106は凝集する。そのため、その後のリソグラフィ工程が不可能となる。

【0010】このようにAlリフローによるコンタクトホール104の埋め込みを説明したが、埋め込み配線層においても、絶縁膜に開口した埋め込み配線層用溝部にバリアメタル膜を形成しAlを同様に埋め込むため、コンタクトホール104の埋め込みと同様のことがいえる。

【0011】

【発明が解決しようとする課題】上述のように、コンタクトホール及び埋め込み配線層用溝部に電極材金属を埋め込む際に、上記電極材金属が平坦部側に吸い上げられたり、平坦部上で凝集を起こすことがある。

【0012】それ故に、本発明の目的は、電極材金属により確実に埋め込まれたコンタクトホール及び埋め込み配線層を有する半導体装置とその製造方法を提供することである。

【0013】

【課題を解決するための手段】本発明による半導体装置は、絶縁膜に形成されコンタクトホール又は埋め込み配線層用溝部となる開口部と、上記開口部を含む上記絶縁膜上に設けられたバリアメタル膜と、上記開口部を埋め込む導電層とからなり、上記開口部の側壁部分に設けられた上記バリアメタル膜の最上層はTiNからなり、上記絶縁膜上に設けられた上記バリアメタル膜の最上層はTiからなる。また、上記導電層はAl、Al合金、Au、Ag又はCuからなる。

【0014】本発明による半導体装置の一製造方法は、上記開口部を含む上記絶縁膜上に第1のTi膜、TiN膜、第2のTi膜を順次形成させ、上記絶縁膜及び上記開口部の底部上の上記第2のTi膜を除去して上記バリアメタル膜を形成する工程と、上記バリアメタル膜を介し上記開口部を含む上記絶縁膜上に導電層を堆積させる工程と、上記導電層を溶融し上記開口部に埋め込む工程とを含む。

【0015】

【作用】上記半導体装置によれば、上記開口部の側壁部分に設けられた上記バリアメタル膜の最上層はTi膜であり、上記絶縁膜上に設けられた上記バリアメタル膜の最上層はTiN膜である。また、上記導電層は上記TiN膜より上記Ti膜との濡れ性が良い。そのため、上記導電層は上記導電層と濡れ性のよい上記Ti膜側に溶融する。従って、上記開口部は上記導電層により良好に埋め込まれることができると共に、上記絶縁膜上においても上記TiN膜が形成されているため上記導電層は凝集することがない。

【0016】

【実施例】以下、本発明の一実施例を図面を参照して説明する。

【0017】本発明による第1の実施例は、半導体基板

4

上に形成されたコンタクトホールへの電極材金属を埋め込む場合であり、図1乃至図2より説明する。

【0018】図1によれば、半導体基板11には拡散層12が形成されており、半導体基板11上にCVD法を用いて絶縁膜、例えばSiO₂膜13を1.5μm堆積させた後、SiO₂膜13にRIE法を用いてテーパ85度、1.5μm径のコンタクトホール14を開口させる。次に、コンタクトホール14の内部及びSiO₂膜13上にバリアメタル膜20を形成させる。

【0019】バリアメタル膜20の構造を以下説明する。スパッタリング法を用いて、全面にTi膜21を500オングストローム（オングストローム：Åとする）、TiN膜22を1000Å、Ti膜23を500Å形成させる。その後、コンタクトホール14の底部及び平坦部（絶縁膜13上）のTi膜23をエッチバック法により除去する。その結果、バリアメタル層20は全面に形成されたTi膜21及びTiN膜22と、コンタクトホール14の側壁部に形成されたTi膜23aとからなる積層膜である。

【0020】次に、全面にAl合金（Al-Si（1%）-Cu（0.5%））膜15（点線で示す）を8000Åスパッタリング法を用いて堆積させる。その後、連続的に基板加熱を500℃で5分間行い、Al合金膜15は15（実線で示す）如く、コンタクトホール14内に埋め込まれる（図2）。

【0021】本発明による第2の実施例を図3乃至図4より説明する。但し、第1の実施例と異なる点を説明する。

【0022】第1の実施例と同様にコンタクトホール14を開口させ、全面にTi膜21を1000Åスパッタリング法を用いて堆積させる。その後、Ti膜21にほぼ垂直にN₂（窒素）をイオン注入させる（図3）。続いて、熱処理を行い、コンタクトホール14の底部及び平坦部（絶縁膜13上）にTiN膜22b、c（b：底部、c：平坦部を示す）形成させ、Ti膜21及びTiN膜22からなるバリアメタル膜20を形成させる。その後、第1の実施例と同様に、コンタクトホール14にAl合金膜15を埋め込む（図4）。

【0023】第1の実施例及び第2の実施例において、コンタクトホール14の底部と絶縁膜13上に形成されるバリアメタル膜20の最上層膜はTiN膜であり、コンタクトホール14の側壁部に形成されるバリアメタル膜20の最上層膜はTi膜である。Al合金膜はTiN膜よりTi膜との濡れ性が高いため、コンタクトホール14内にAl合金膜15を良好に埋め込むことができる。また、絶縁膜13上にもバリアメタル膜20は形成されているため、絶縁膜13上においても凝集することがない。つまり、第1の実施例（図2）を例にとると、スパッタリングの際にAl合金膜15はほとんどTiN膜22上に堆積されているが、熱処理の際に濡れ性の

良いTi膜23a側に溶解されコンタクトホール14を完全に埋め込むのである。また、第2の実施例においても同様である。

【0024】尚、Al合金膜とTi膜及びTiN膜との濡れ性は次に示すように測定している。シリコン基板上に形成した熱酸化膜上にTi膜及びTiN膜をスパッタリング法によりそれぞれ1000Å堆積させ、水洗後、スパッタリング装置内にてRF逆スパッタ（1000V、2min）を行い、Al合金膜を200Åスパッタリング法により形成させ、基板加熱（500℃、5min）を連続的に行う。Al合金膜の表面状態について、図5に示すようなAl合金膜の接触角（ θ ）測定を用いて濡れ性の良否を判定している。図中のd、hは、
d：Al合金膜と下地膜（Ti膜、TiN膜）との最大接触幅

h：Al合金膜の最大高さ

を示し、 $\tan(\theta/2) = 2h/d$ であるから、 $\theta = 2 \tan^{-1}(2h/d)$ で求められる。その結果、Al合金膜はTi膜との接触角は0°であり、TiN膜とは40°である。濡れ性は接触角が小さい程良く、Al合金膜との濡れ性はTi膜>TiN膜であることが明らかである。

【0025】上記実施例によるコンタクトホール14はシリコン基板11に形成された拡散層12上に形成されたものであるが、ポリシリコン配線層や金属配線層上に形成される場合にも適用できる。

【0026】本発明による第3の実施例を説明する。本実施例は半導体基板上に形成された埋め込み配線層用溝部に電極材金属を埋め込む場合である。半導体基板11上に形成された絶縁膜16に埋め込み配線層用溝部17を開口させ、全面にバリアメタル膜20を形成させる。バリアメタル膜20は、第1の実施例及び第2の実施例で示されているいずれの構造でもよく、つまり、埋め込み配線層用溝部17の側壁部の最上層膜がTi膜、他の部分の最上層膜はTiN膜となっている。続いて、Al合金が全面に堆積され、熱処理により溶解され溝部17内部を完全に埋め込む。その後、表面をCMP（chemical mechanical polishing）技術を用いて平坦化して埋め込み配線層18を形成させる（図6）。

【0027】尚、第1乃至3の実施例において、開口部に形成されたバリアメタル膜は開口部の側壁部の最上層膜がTi膜、開口部の底部及び平坦部の最上層膜はTiN膜であるが、少なくとも開口部の側壁部の最上層膜がTi膜、平坦部の最上層膜がTiN膜であれば良い。つまり、バリアメタル膜は、開口部の側壁部と底部の最上層膜をTi膜、平坦部の最上層膜をTiN膜とすること

もできる。

【0028】また、電極材金属としてAl合金を用いているが、Al、Au、Ag及びCuを用いてもことができるのはいうまでもない。

【0029】

【発明の効果】本発明によれば、半導体基板上の絶縁膜に形成された開口部を完全に埋め込むことができると共に、平坦部上に凝集が生じることもない。それにより、コンタクトホールの埋め込みや埋め込み配線層の形成が容易になり、生産性を向上することが可能である。

【図面の簡単な説明】

【図1】本発明による第1の実施例であるコンタクトホールの埋め込みの第1の工程を示す第1断面図である。

【図2】第1の実施例における第2の工程を示す第2断面図である。

【図3】本発明による第2の実施例であるコンタクトホールの埋め込みの第1の工程を示す第1断面図である。

【図4】第2の実施例における第2の工程を示す第2断面図である。

【図5】Ti膜又はTiN膜とAl合金膜との濡れ性を示す断面図である。

【図6】本発明による第3の実施例である埋め込み配線層を示す断面図である。

【図7】従来の第1の方法によるコンタクトホールの埋め込みの第1の工程を示す第1断面図である。

【図8】従来の第1の方法による第1の工程を示す第2断面図である。

【図9】従来の第2の方法によるコンタクトホールの埋め込みを示す断面図である。

【図10】コンタクトホールへ電極材金属がスパッタリングされた状態を示す断面図である。

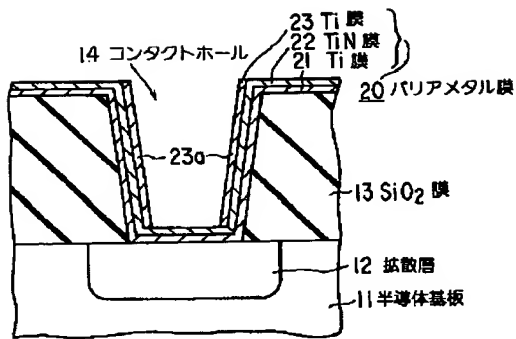
【図11】図10に示される電極材金属を溶解してコンタクトホール内にボイドが発生した状態を示す断面図である。

【図12】電極材金属が平坦部上で凝集された状態を示す断面図である。

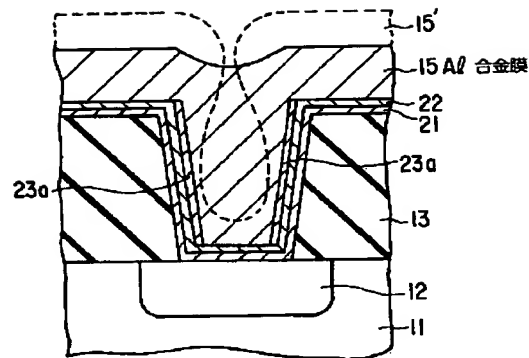
【符号の説明】

11…半導体基板、12…拡散層、13…SiO₂膜
14…コンタクトホール、15…Al合金膜、16…絶縁膜
17…埋め込み配線層用溝部、18…埋め込み配線層
20…バリアメタル膜、21…Ti膜、22…TiN膜、23…Ti膜

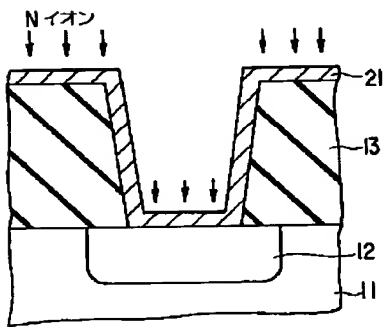
【図 1】



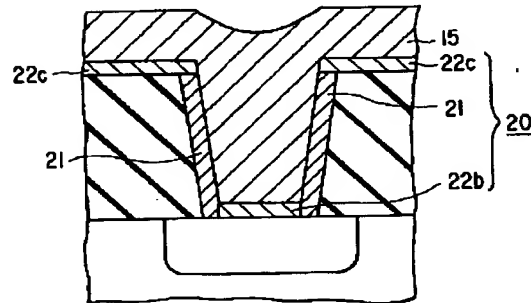
【図 2】



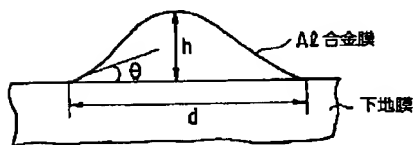
【図 3】



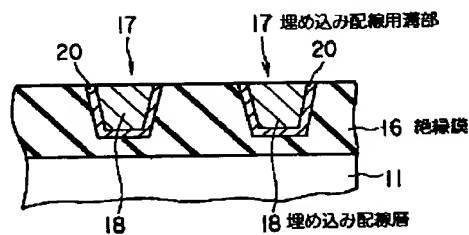
【図 4】



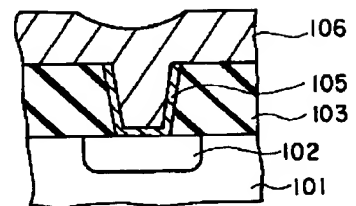
【図 5】



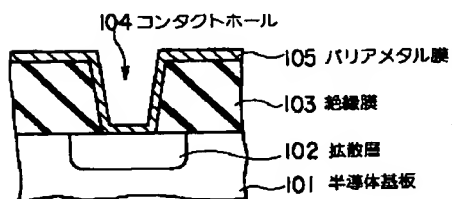
【図 6】



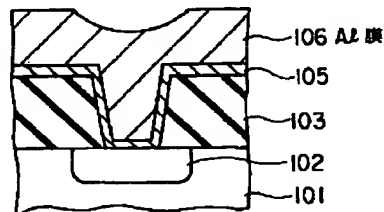
【図 9】



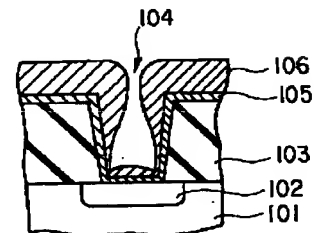
【図 7】



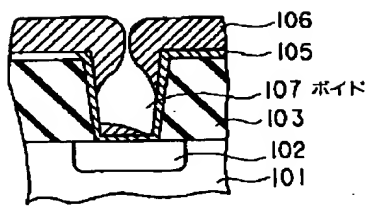
【図 8】



【図 10】



【図 1 1】



【図 1 2】

